



Riadiaca jednotka · Inštrukčné sady · Registre · Komunikácia

Martin Záhorák

2. ročník Bc. štúdia, 2. semester

UCM v Trnave · 2026

Úvod – Čo je CPU a čo nás čaká

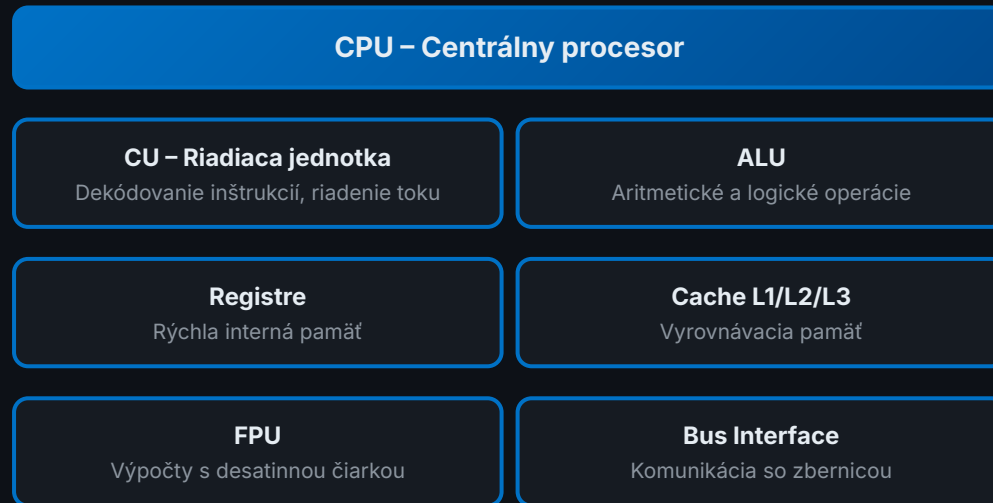
Centrálny procesor

CPU (Central Processing Unit) je hlavný výpočtový komponent počítača. Vykonáva inštrukcie programov, riadi tok dát a koordinuje činnosť všetkých ostatných komponentov. Intel, založený v roku 1968, je najväčší výrobca x86 procesorov na svete.

Obsah prezentácie

- ▶ Princíp funkčnosti – riadiaca jednotka, cyklus inštrukcie, pipelining
- ▶ Inštrukčné sady – x86, x86-64, SIMD rozšírenia
- ▶ Registre procesora – typy, veľkosti, účel
- ▶ Komunikácia – zbernica, pamäťový radič, PCIe
- ▶ Historický vývoj a súčasné procesory
- ▶ Vízie do budúcnosti, diagnostika a servis

Štruktúra CPU a riadiaca jednotka



Obr. 1: Schéma základných blokov procesora Intel

Riadiaca jednotka (CU)

CU je „mozog procesora“ – dekoduje strojové inštrukcie a generuje riadiace signály pre ostatné bloky. Dva typy:

- ▶ **Pevne zapojená** – logické obvody, rýchla, menej flexibilná
- ▶ **Mikroprogramovaná** – mikrokód v pamäti, flexibilná, opraviteľná cez firmware. Intel procesory používajú mikrokód.

Cyklus inštrukcie

1. FETCH → 2. DECODE → 3. EXECUTE → 4. MEMORY → 5. WRITE BACK

Obr. 2: Päťstupňový pipeline cyklus

Pipelining – viacero inštrukcií v rôznych fázach naraz. **Out-of-Order** – preusporiadanie pre max. využitie. **Branch Prediction** – predikcia vetvenia (>97 % presnosť).

Inštrukčná sada x86 / x86-64

Čo je ISA?

Instruction Set Architecture – súbor inštrukcií, ktorým procesor rozumie. Rozhranie medzi softvérom a hardvérom.

x86 (1978) – CISC architektúra

Vznikla s Intel 8086. Premennivá dĺžka inštrukcií (1–15 bajtov), bohatá sada adresovacích režimov. Spätná kompatibilita od roku 1978.

x86-64 / Intel 64 (2003+)

64-bitové rozšírenie (pôvodne AMD64). Adresovanie >4 GB RAM (teor. 16 EB), 64-bitové registre, 8 nových GPR registrov (R8–R15).

Typy inštrukcií

- ▶ **Aritmetické:** ADD, SUB, MUL, DIV, INC, DEC
- ▶ **Logické:** AND, OR, XOR, NOT, SHL, SHR
- ▶ **Presunové:** MOV, PUSH, POP, LEA, XCHG
- ▶ **Riadiace:** JMP, CALL, RET, INT, LOOP
- ▶ **Porovnávacie:** CMP, TEST
- ▶ **Systémové:** CUID, RDTSC, HLT, NOP

`MOV EAX, [EBX+4]` – presun hodnoty z adresy EBX+4 do EAX

`ADD EAX, ECX` – sčítanie EAX + ECX → EAX

`CMP EAX, 0` – porovnanie s nulou (nastaví FLAGS)

SIMD rozšírenia inštrukčnej sady

SIMD (Single Instruction, Multiple Data) – jedna inštrukcia spracuje viacero dát naraz. Kľúčové pre multimédiá, grafiku, vedu a AI.

Rozšírenie	Rok	Šírka	Popis
MMX	1997	64 b	Prvé SIMD – celočíselné operácie, Pentium MMX
SSE	1999	128 b (XMM)	Floating-point SIMD, 8 registrov XMM0–XMM7
SSE2–SSE4.2	2001–08	128 b	Double FP, reťazcové operácie, blending
AVX	2011	256 b (YMM)	Sandy Bridge – rozšírenie na 256 bitov
AVX2 + FMA3	2013	256 b	Celočíselné 256b operácie, Haswell
AVX-512	2017	512 b (ZMM)	32 registrov ZMM, maskovanie, Skylake-X
AVX10	2024+	256/512 b	Zjednotená budúcnosť AVX, Arrow Lake
AMX	2023	Tile reg.	Maticové operácie pre AI/ML, Sapphire Rapids

Tab. 1: Prehľad SIMD rozšírení v procesoroch Intel

Všeobecné registre (GPR)

64 b	32 b	16 b	Účel
RAX	EAX	AX	Akumulátor
RBX	EBX	BX	Bázový register
RCX	ECX	CX	Počítadlo
RDX	EDX	DX	Dátový register
RSI/RDI	ESI/EDI	SI/DI	Index zdroj/cieľ
RBP/RSP	EBP/ESP	BP/SP	Báza rámca / zásobník
R8-R15	R8D-R15D	R8W-R15W	Nové v x86-64

Tab. 2: Všeobecné registre x86-64

63 ————— 32 31 — 16 15 — 8 7 — 0



Obr. 3: Štruktúra 64-bitového registra RAX

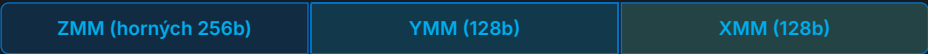
Špeciálne registre

- ▶ **RIP** – adresa aktuálnej inštrukcie
- ▶ **RFLAGS** – príznaky (ZF, CF, SF, OF...)
- ▶ **CRO-CR4** – riadiace (stránkovanie, ochranný režim)
- ▶ **DRO-DR7** – ladiacie (breakpoints)
- ▶ **CS, DS, SS, FS, GS** – segmentové registre
- ▶ **MSR** – Model-Specific Registers

SIMD registre

- ▶ **XMM0-15** (128b, SSE) $\subset$ **YMM0-15** (256b, AVX) $\subset$ **ZMM0-31** (512b, AVX-512)
- ▶ **K0-K7** – maskovacie registre (AVX-512)
- ▶ **TMM0-7** – tile registre (AMX)
- ▶ **ST(0)-ST(7)** – 80-bit FPU (x87, legacy)

511 ————— 256 255 ————— 128 127 ————— 0



Obr. 4: Hierarchia SIMD registrov

Komunikácia CPU so systémom

Integrovaný pamäťový radič (IMC)

Od Nehalem (2008) je pamäťový radič priamo v CPU – eliminuje externý Northbridge. Arrow Lake: DDR5-5600, dual-channel (~89 GB/s), podpora CU-DIMM.

PCI Express

- ▶ **PCIe 5.0 x16** – priamo z CPU pre GPU (~64 GB/s)
- ▶ **PCIe 4.0 x4** – NVMe SSD priamo z CPU
- ▶ Ďalšie linky cez chipset (Z890, B860)

DMI 4.0 (CPU ↔ Chipset)

Direct Media Interface – 8 liniek PCIe 4.0 (~16 GB/s). Chipset poskytuje USB, SATA, audio, LAN, ďalšie PCIe.

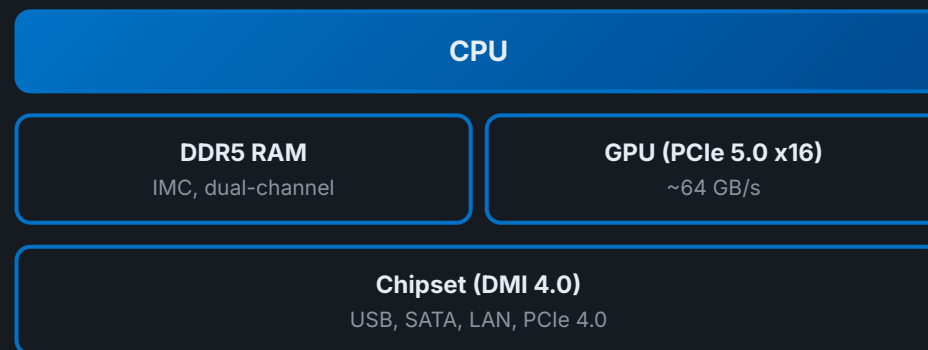
Thunderbolt a USB

- ▶ Arrow Lake: integrovaný Thunderbolt 4 / USB4
- ▶ Chipset: USB 3.2 Gen 2×2 (20 Gbit/s)
- ▶ Thunderbolt 5 cez diskretný radič

Die-to-Die interconnect

V tile architektúrach (Arrow Lake) komunikujú časti cez Foveros 3D packaging. Arrow Lake Refresh zvýšil D2D frekvenciu o 900 MHz.

Schéma komunikácie



Obr. 5: Zjednodušená schéma komunikácie CPU

Historický vývoj (1971–2000)

1971	Intel 4004 — Prvý komerčný mikroprocesor. 4-bit, 2 300 tranzistorov, 740 kHz, 10 µm.
1978	Intel 8086 — Zrod x86 architektúry. 16-bit, 29 000 tranzistorov, 5–10 MHz.
1985	80386 — Prvý 32-bitový x86. Ochranný režim, virtuálna pamäť, stránkovanie.
1989	80486 — Integrovaná FPU a L1 cache na čipe. Pipeline.
1993	Pentium (P5) — Superskalárna architektúra, 2 pipeline, 64-bit zbernica. 3,1M tranzistorov.
1995	Pentium Pro — Out-of-order execution, µops dekódovanie. Základ pre dekády Intel CPU.
1997	Pentium MMX — Prvé SIMD rozšírenie – MMX inštrukcie pre multimédiá.
1999	Pentium III — SSE – 128-bitové floating-point SIMD.
2000	Pentium 4 (NetBurst) — Dlhý pipeline (20–31 st.), vysoké frekvencie (až 3,8 GHz), nízka IPC.

Historický vývoj (2006–2025)

2006	Core 2 Duo (Conroe) — Návrat k eficiencii, 65 nm. Začiatok Tick-Tock éry.
2008	Core i7 (Nehalem) — Integrovaný pamäťový radič, Turbo Boost, HyperThreading, QPI.
2011	Sandy Bridge — Integrovaná GPU, AVX, Ring Bus. 32 nm. Prelomová generácia.
2015	Skylake — 14 nm, základ pre 5 generácií (6.–10. gen). DDR4, Speed Shift.
2021	Alder Lake (12. gen) — Prvá hybridná architektúra: P-cores + E-cores. Intel 7, LGA 1700.
2022	Raptor Lake (13. gen) — Viac E-cores, vyššie frekvencie. Neskôr problémy s Vmin Shift degradáciou.
2024	Arrow Lake (Core Ultra 200S) — Prvý tile dizajn desktop CPU. LGA 1851, NPU, bez HyperThreading.
2025	Arrow Lake Refresh (200S Plus) — +4 E-cores, +900 MHz D2D, ~15 % nárast v hrách.
2026	Panther Lake (Core Ultra 300) — Prvý CPU na Intel 18A. NPU 50 TOPS. 180 TOPS celkovo.

SúčasnÉ procesory Intel (2024–2026)

Platforma	Kódový názov	Proces	Segment	Kľúčové vlastnosti
Core Ultra 200S	Arrow Lake-S	Intel 20A / TSMC N3B	Desktop	Tile dizajn, LGA 1851, NPU, DDR5
Core Ultra 200S Plus	AL-S Refresh	Intel 20A+	Desktop	+4 E-cores, vyšší D2D clock
Core Ultra 200H/HX	Arrow Lake-H	Intel 20A / TSMC	Notebook	Až 24 jadier, výkonné notebooky
Core Ultra (S1)	Lunar Lake	TSMC N3B	Ultrabook	On-package LPDDR5X, max. efíciencia
Core Ultra 300	Panther Lake	Intel 18A	Notebook	Xe3 GPU, NPU 50 TOPS, 180 TOPS

Tab. 3: Prehľad aktuálnych procesorových platforiem Intel

Tile architektúra: Compute tile (P-cores Lion Cove + E-cores Skymont), GPU tile (Xe-LPG/Xe2/Xe3), SoC tile (NPU, Thunderbolt), IO tile (PCIe, DDR5 radič). Každý tile vyrábaný optimálnym procesom → vyššie výťažky, lepšia efíciencia. Intel Thread Director riadi rozdeľovanie úloh medzi P- a E-jadrá.

Vízie do budúcnosti (2026–2028)

Roadmapa Intel

- ▶ **Nova Lake (Core Ultra S4)** – koniec 2026/2027. LGA 1954, jadrá Coyote Cove + Arctic Wolf, Xe3 Celestial GPU. Možné TSMC 2 nm / Intel 14A.
- ▶ **Bartlett Lake-S** – čisto P-core desktop, až 12 P-jadier, 5,8 GHz boost, bez E-cores.
- ▶ **Wildcat Lake** – mainstream mobilný, 18A proces pre nižšie ceny.
- ▶ **Clearwater Forest** – serverový Xeon 6+ na 18A, až 288 E-cores.

Kľúčové trendy

- ▶ **AI v každom CPU** – NPU 50+ TOPS, Copilot+ PC štandard, AMX maticové operácie
- ▶ **Intel 18A** – RibbonFET (GAA tranzistory) + PowerVia (backside power). Vyrobené v USA (Fab 52, Arizona).
- ▶ **Pokročilé balenie** – Foveros 3D, EMIB, glass substrate v budúcnosti
- ▶ **UCle štandard** – chiplet interoperabilita medzi výrobcami
- ▶ **Optické interconnecty** – výskum prepojenia čipov svetlom
- ▶ **DDR6** – očakávaná podpora ~2027–2028

Diagnosticke a testovacie nástroje

Intel Processor Diagnostic Tool

Oficiálny nástroj Intel – testuje frekvenciu, cache, inštrukčné sady, FPU, záťažový test. Výsledok: PASS / FAIL.

Monitoring

- ▶ **CPU-Z** – identifikácia CPU, frekvencie, cache, stepping
- ▶ **HWiNFO64** – detailný monitoring teplôt, napätia, spotreby
- ▶ **Intel XTU** – pretaktovanie a monitoring pre K-série
- ▶ **CoreTemp** – teplota jadier v reálnom čase

Záťažové testy stability

- ▶ **Prime95** – FFT testy (Small FFTs = CPU, Blend = CPU+RAM)
- ▶ **OCCT** – kombinovaný test CPU/GPU/RAM s grafmi
- ▶ **IntelBurnTest** – Linpack záťaž, extrémne zahrievanie
- ▶ **AIDA64** – stresový test s monitoringom
- ▶ **y-cruncher** – výpočet π , test AVX/SSE stability

Benchmarky

- ▶ **Cinebench R23/2024** – rendering (single/multi)
- ▶ **Geekbench 6** – skóre single/multi-core
- ▶ **3DMark CPU Profile** – herný benchmark

Kľúčové CPU nastavenia v BIOSe

- ▶ **CPU Ratio** – násobiteľ frekvencie (K-série)
- ▶ **Vcore** – napätie jadra procesora
- ▶ **LLC** – kompenzácia poklesu napätia pri záťaži
- ▶ **PL1/PL2** – limity príkonu (watty)
- ▶ **C-States** – režimy spánku jadier
- ▶ **SpeedStep / Speed Shift** – dynamické škálovanie
- ▶ **XMP/EXPO** – predvolené OC profily RAM

UEFI nahrádza starý BIOS – grafické rozhranie, GPT disky >2 TB, Secure Boot.
Mikrokód procesora sa aktualizuje cez BIOS update.

Typické poruchy CPU

- ▶ **Prehrievanie** – zlý chladič, zaschnutá pasta → throttling
- ▶ **Vmin Shift (13./14. gen)** – nadmerné napätie poškodilo čipy. Fix: mikrokód + výmena.
- ▶ **Ohnuté piny** – poškodenie pri inštalácii
- ▶ **Nestabilita po OC** – BSOD, reštarty → CMOS reset

Diagnostický postup

1. Vizuálna kontrola → 2. CMOS clear → 3. Min. konfigurácia → 4. Kontrola teplôt (HWiNFO) → 5. Intel PDT → 6. Prime95/OCCT → 7. MemTest86 (vylúčiť RAM)

Záruka: Intel – 3 roky boxový CPU. Raptor Lake: rozšírená +2 roky. CPU sa neopravuje, len vymieňa. Delid = strata záruky.

Zoznam použitej literatúry (ISO 690)

- [1] INTEL CORPORATION. *Intel® 64 and IA-32 Architectures Software Developer Manuals* [online]. 2025 [cit. 2026-03-17]. Dostupné z: <https://www.intel.com/content/www/us/en/developer/articles/technical/intel-sdm.html>
- [2] INTEL CORPORATION. *Intel® Processor Diagnostic Tool* [online]. 2025 [cit. 2026-03-17]. Dostupné z: <https://www.intel.com/content/www/us/en/download/15951/intel-processor-diagnostic-tool.html>
- [3] INTEL NEWSROOM. Intel Unveils Panther Lake Architecture: First AI PC Platform Built on 18A. In: *Intel Newsroom* [online]. 9. 10. 2025 [cit. 2026-03-17]. Dostupné z: <https://newsroom.intel.com/client-computing/intel-unveils-panther-lake-architecture-first-ai-pc-platform-built-on-18a>
- [4] Arrow Lake (microprocessor). In: *Wikipedia: the free encyclopedia* [online]. Wikimedia Foundation, 2024 [cit. 2026-03-17]. Dostupné z: [https://en.wikipedia.org/wiki/Arrow_Lake_\(microprocessor\)](https://en.wikipedia.org/wiki/Arrow_Lake_(microprocessor))
- [5] TOM'S HARDWARE. Intel's roadmaps examined — 14A, Nova Lake, Diamond Rapids & AI accelerator push [online]. 2026 [cit. 2026-03-17]. Dostupné z: <https://www.tomshardware.com/tech-industry/semiconductors/intel-chip-roadmap-2026-2028>
- [6] STALLINGS, W. *Computer Organization and Architecture: Designing for Performance*. 11. vyd. Harlow: Pearson Education, 2022. ISBN 978-1-292-42606-6.
- [7] PATTERSON, D. A. – HENNESSY, J. L. *Computer Organization and Design: The Hardware/Software Interface*. 6. vyd. Cambridge: Morgan Kaufmann, 2021. ISBN 978-0-12-820109-1.



Priestor pre otázky a diskusiu

Martin Záhorák

UCM v Trnave · 2026