

Paměťový subsystém

Jakub Vicen

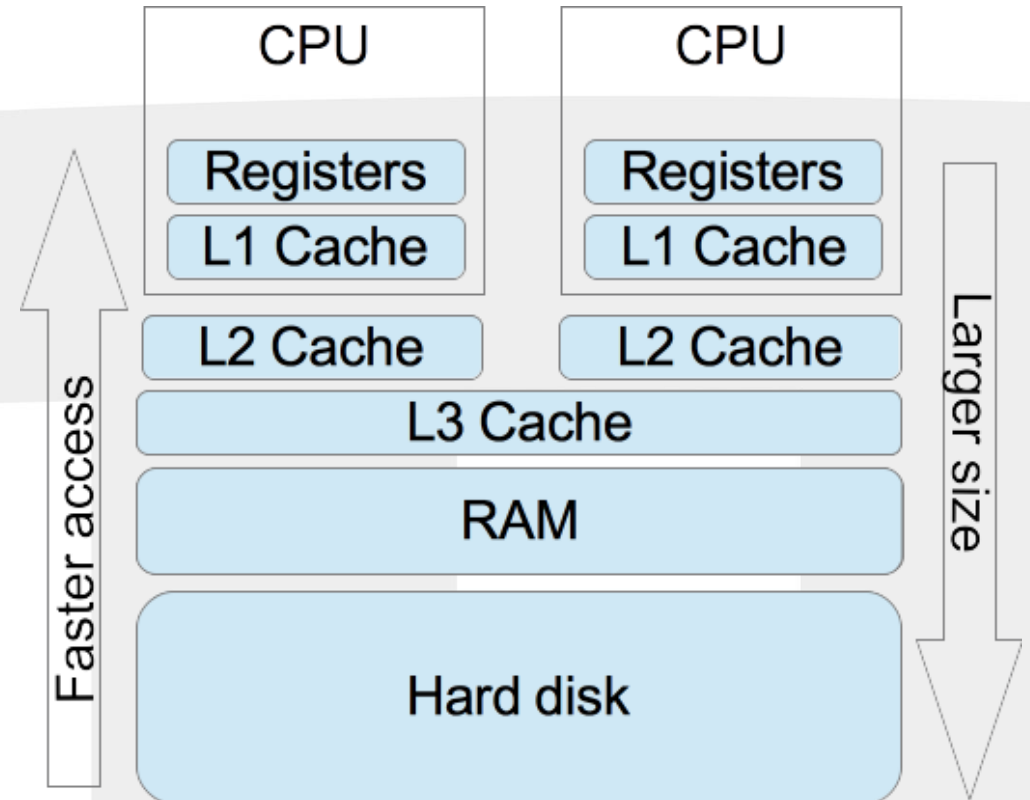
Počítačové architektury, 2.ročník APIN

Úvod do pamäťového subsystému

- Súbor pamäťových zariadení v počítači
- Ukladanie a prístup k dátam a inštrukciám
- Vplyv na výkon systému
- Časová a priestorová lokalita
- Kompromis medzi rýchlosťou, cenou a kapacitou

Hierarchia pamäte

- Registre CPU
- Cache (SRAM)
- Operačná pamäť (RAM/DRAM)
- Úložisko (SSD/HDD)



Obr. 1: Hierarchia pamäte

Statická paměť - SRAM

- **Bistabilný obvod** (flip-flop) - **6 tranzistorov** na **1 bit**
- Obvod má dva stabilné stavy (0 a 1) – drží hodnotu pokiaľ je napájanie zapnuté
- **Nepotrebuje** periodický refresh
- Čítanie prebieha detekciou napätia na bitových vodičoch
- Zápis prebieha vynútením požadovaného stavu cez **wordline** a **bitline**
- Veľmi rýchla, vyššia spotreba energie a cena za bit
- Väčšia plocha na čipe oproti DRAM
- Použitie: **L1, L2, L3 cache, Registre, buffery a embedded systémy**

Dynamická pamäť – DRAM

- **1 tranzistor + 1 kondenzátor** na **1 bit**
- Kondenzátor uchováva náboj = logická hodnota, **1-nabitý, 0-vybitý**
- Potrebný refresh (64 ms)
- Počas refreshu nie je možný prístup k pamäti (oneskorenie)
- Jednoduchšia štruktúra, nižšia cena oproti SRAM
- Použitie: **Hlavná operačná pamäť, video pamäť (GDDR), mobilné zariadenia (LPDDR)**

Cache pamäť

- Vyrovnávacia pamäť medzi CPU a RAM – znižuje oneskorenie pri prístupe k dátam
- Princíp lokality prístupu k dátam
- **Cache hit** – požadované dáta sa nachádzajú v cache → rýchly prístup
- **Cache miss** – dáta nie sú v cache → načítanie z pomalšej pamäte
- **Hit rate** – podiel úspešných prístupov do cache
- **Miss penalty** – časová strata pri načítaní z RAM

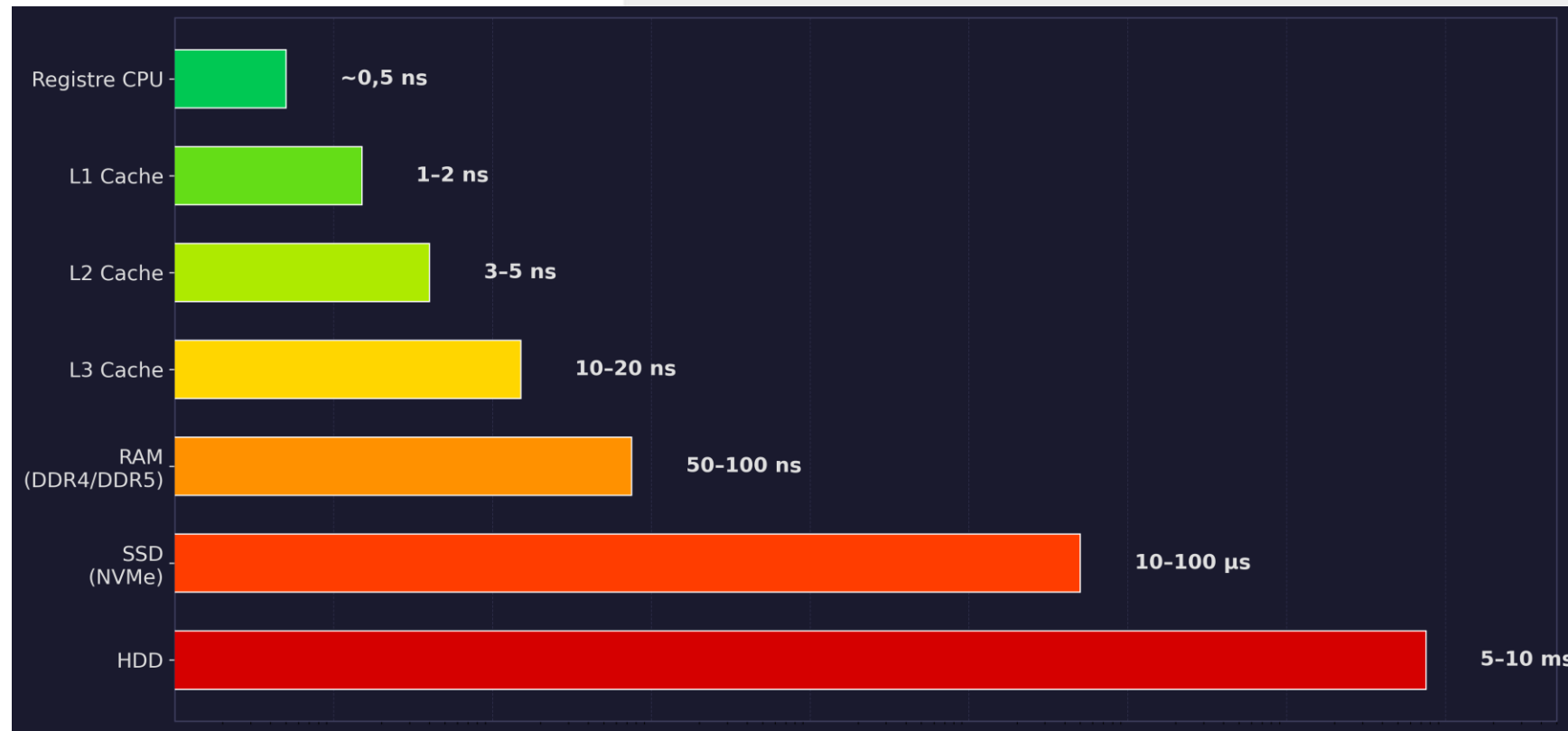
Princíp lokality

- **Časová lokalita** – ak boli dáta nedávno použité, pravdepodobne budú použité znova
- **Priestorová lokalita** – ak boli použité určité dáta, pravdepodobne budú použité aj susedné
- CPU načítava dáta vopred do cache v blokoch – **cache line**

ECC pamäte

- **Error-Correcting Code**
- Pridáva kontrolné bity k dátovým bitom
- **SEC-DED** opraví 1 bit a detekuje 2-bitovú chybu
- **Hamming kód** - najčastejší ECC algoritmus
- DDR5 - povinný **on-die ECC** na všetkých moduloch
- Použitie: **servery a dátové centrá, pracovné stanice, kritické systémy**

Porovnanie doby prístupu



História

- 1947 – **Williams tube** – prvá pamäť (**katódová trubica**)
- 1949 – **Magnetic core memory** – **feritové jadierka**
- 1966 – Robert Dennard(IBM) – **vynašiel DRAM**
- 1969 – **Intel 1101** – prvý komerčný SRAM čip (256 bitov)
- 1970 – **Intel 1103** – prvý komerčný DRAM čip, nahradil magnetic core memory
- 1987 – **FPM DRAM** – predchodca modernej DDR
- 1993 – **SDRAM** – synchronizácia s hodinovým signálom základnej dosky
- 1998 – **DDR SDRAM** – dvojnásobný prenos dát na takt
- 2003-**DDR2**, 2007-**DDR3**, 2014-**DDR4**, **2020-DDR5**
- 2021 – **HBM2E** a prvé servery s **DDR5 (Intel Alder Lake)**

Súčasná technológia

Porovnanie DDR4 vs DDR5

Parameter	DDR4	DDR5
Rýchlosť	2133-5333 MT/s	4800-8800+ MT/s
Napätie	1.2 V	1.1 V
Kapacita modulu	Max 32 GB	Max 128 GB
Počet bánk	16	32
Burst length	8	16
ECC on-die	Nie	Áno (povinné)
Kanály/modul	1 × 64-bit	2 × 32-bit
Regulácia napätia	Na základnej doske	Na module (PMIC)
Rok uvedenia	2014	2020

Porovnanie DDR4 s DDR5

DDR5 – kľúčové inovácie

- Dva **nezávislé 32-bitové** kanály na modul
- Regulácia napätia priamo na module (PMIC)
- **On-die ECC**
- Vyšší **burst length**
- Podpora väčších kapacít
- Nižšia spotreba
- Jednoduchšie pretaktovanie

Moderné cache architektúry

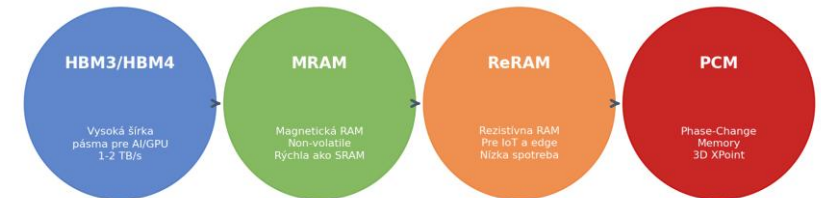
- **Intel (Raptor Lake / Arrow Lake)**
 1. L1: 80 KB/jadro
 2. L2: 2 MB/jadro
 3. L3: 36 MB zdieľaná (Smart Cache)
- **AMD (Zen 4 / Zen 5)**
 1. L1: 64 KB/jadro
 2. L2: 1 MB/jadro
 3. L3: 32-96 MB (3D V-Cache až 128MB)

Virtuálna pamäť

- Abstrakcia fyzickej pamäte – každý proces vidí vlastný adresový priestor
- **Stránkovanie** – pamäť rozdelená na stránky pevnej veľkosti
- **Page table** – tabuľka prekladu virtuálnych adries na fyzické
- **TLB (Translation Lookaside Buffer)** – cache preklad virtuálnych adries na fyzické
- **Page fault** – stránka nie je v RAM, OS ju načíta z disku
- **Swap** – časť úložiska používaná ako rozšírenie RAM
- Bez virtuálnej pamäte by každý program musel poznať fyzické adresy RAM

Vízie do budúcnosti

- HBM3/HBM4
- MRAM
- ReRAM
- PCM
- DDR6 - rýchlosti > 12800 MT/s
- CXL - zdieľané pamäte medzi zariadeniami



Obr. 3: Budúce technológie

Nastavenie pamäte v BIOSE/UEFI

- **XMP(Intel)/EXPO(AMD)** – profily s optimálnymi frekvenciami a timingami od výrobcu
- **Dual channel** – dve identické RAM v správnych slotoch zdvojnásobia priepustnosť
- **Timingy(latencie)** – CL (CAS Latency), tRCD, tRP, tRAS – čím nižšie číslo, tým rýchlejšia odozva
- **Napätie (DRAM Voltage)** – štandardne 1.1 V pre DDR5, pretaktovanie na vyššie (1.25-1.4 V)
- **Memory Remap/Memory Hole Remapping** – umožňuje systému využiť celú kapacitu RAM nad 4 GB

Poškodenia RAM a servis

- **Príznaky chybnnej RAM:**
 1. Modrá obrazovka – **MEMORY_MANAGEMENT, PAGE_FAULT**
 2. Náhodné reštarty a zamrzanie systému
 3. Systém nezavádza OS, pípanie pri štarte
- **Diagnostika:**
 1. MemTest86
 2. Windows Memory Diagnostic
- **Servis:**
 1. Očistiť kontakty pamäte
 2. Správne osadenie do slotov pre dual channel

Diagnostické nástroje pro paměť

- Windows Memory Diagnostic - vstavaný nástroj
- MemTest86 - najpresnejší RAM test
- HWiNFO64
- CPU-Z
- AIDA64

Záver a zhrnutie

- Pamäťový subsystém je kľúčový pre výkon počítača
- SRAM - rýchla, drahšia, malá kapacita
- DRAM - pomalšia, lacnejšia, veľká kapacita
- ECC - chráni dáta pred chybami v kritických systémoch

Zdroje

- 1. JEDEC Solid State Technology Association. JESD79-5: DDR5 SDRAM Standard [online]. Arlington: JEDEC, 2020 [cit. 2025-03-30]. Dostupné z: <https://www.jedec.org/standards-documents/docs/jesd79-5>
- 2. CUTRESS, Ian. DDR5-4800 Specification Released by JEDEC [online]. AnandTech, 2020 [cit. 2025-03-30]. Dostupné z: <https://www.anandtech.com/show/16143/ddr5-specification>
- 3. Crucial by Micron Technology. What is computer memory (RAM)? [online]. Crucial.com, 2023 [cit. 2025-03-30]. Dostupné z: <https://www.crucial.com/articles/about-memory/support-what-is-computer-memory>
- 4. INTEL Corporation. Memory Performance in a Nutshell [online]. Intel Developer Zone, 2021 [cit. 2025-03-30]. Dostupné z: <https://www.intel.com/content/www/us/en/developer/articles/technical/memory-performance-in-a-nutshell.html>
- 5. Rýchla vyrovnávacia pamäť procesora [online]. Wikimedia Foundation, 2025 [cit. 2025-03-30]. Dostupné z: https://sk.wikipedia.org/wiki/R%C3%BDchla_vyrovn%C3%A1vacia_pam%C3%A4%C5%A5_procesora
- 6. Cache – vyrovnávacia pamäť [online]. ITnetwork.sk [cit. 2025-03-30]. Dostupné z: <https://www.itnetwork.sk/hardver-pc/hardware/tvy-cache>

**Ďakujem za
pozornosť**