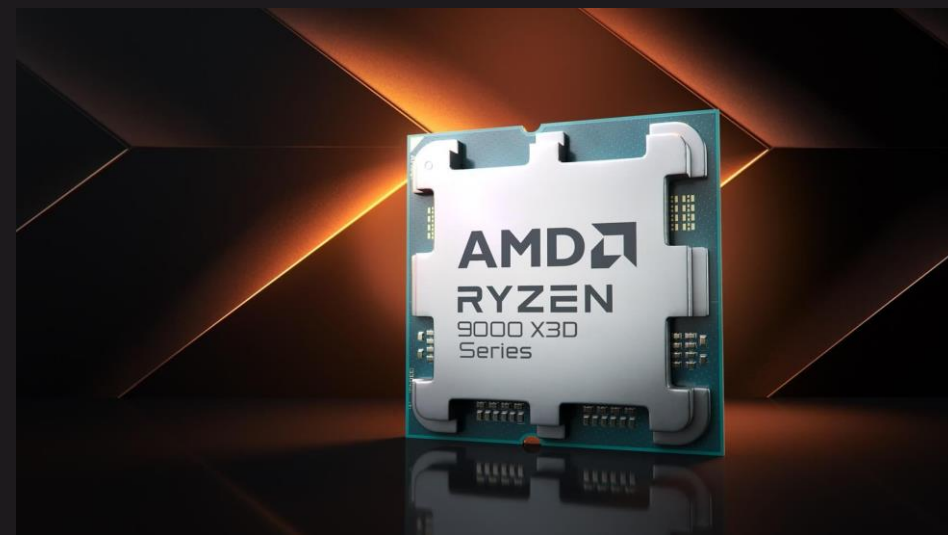


AMD CPU

Úvod

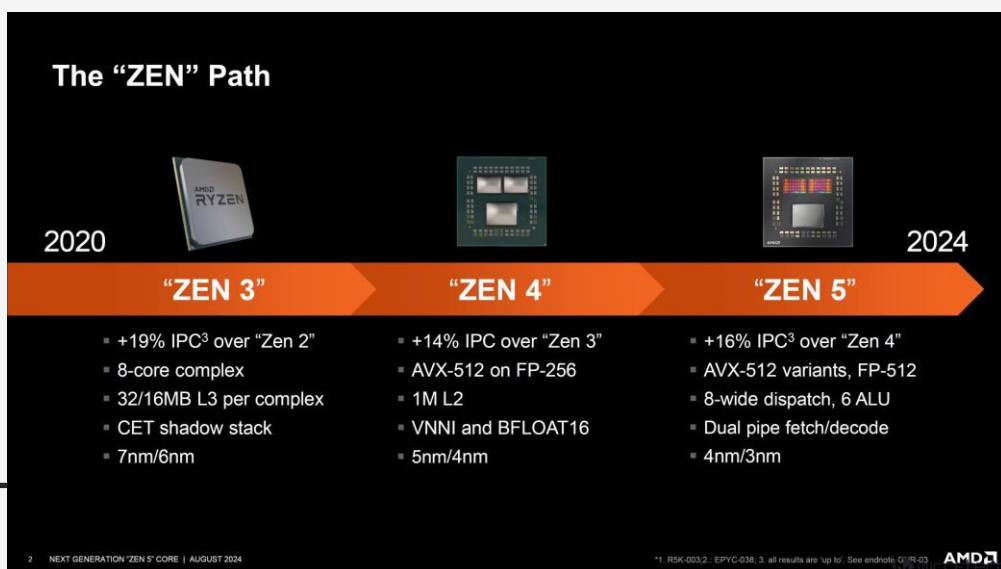
- Spoločnosť AMD (Advanced Micro Devices) popredný výrobca procesorov pre osobné počítače, servery a mobilné zariadenia. Konkuruje spoločnostiam ako Intel a Apple.
- Stručný prehľad histórie procesorov AMD
- Prehľad o technických parametroch a architektúrach procesorov AMD.



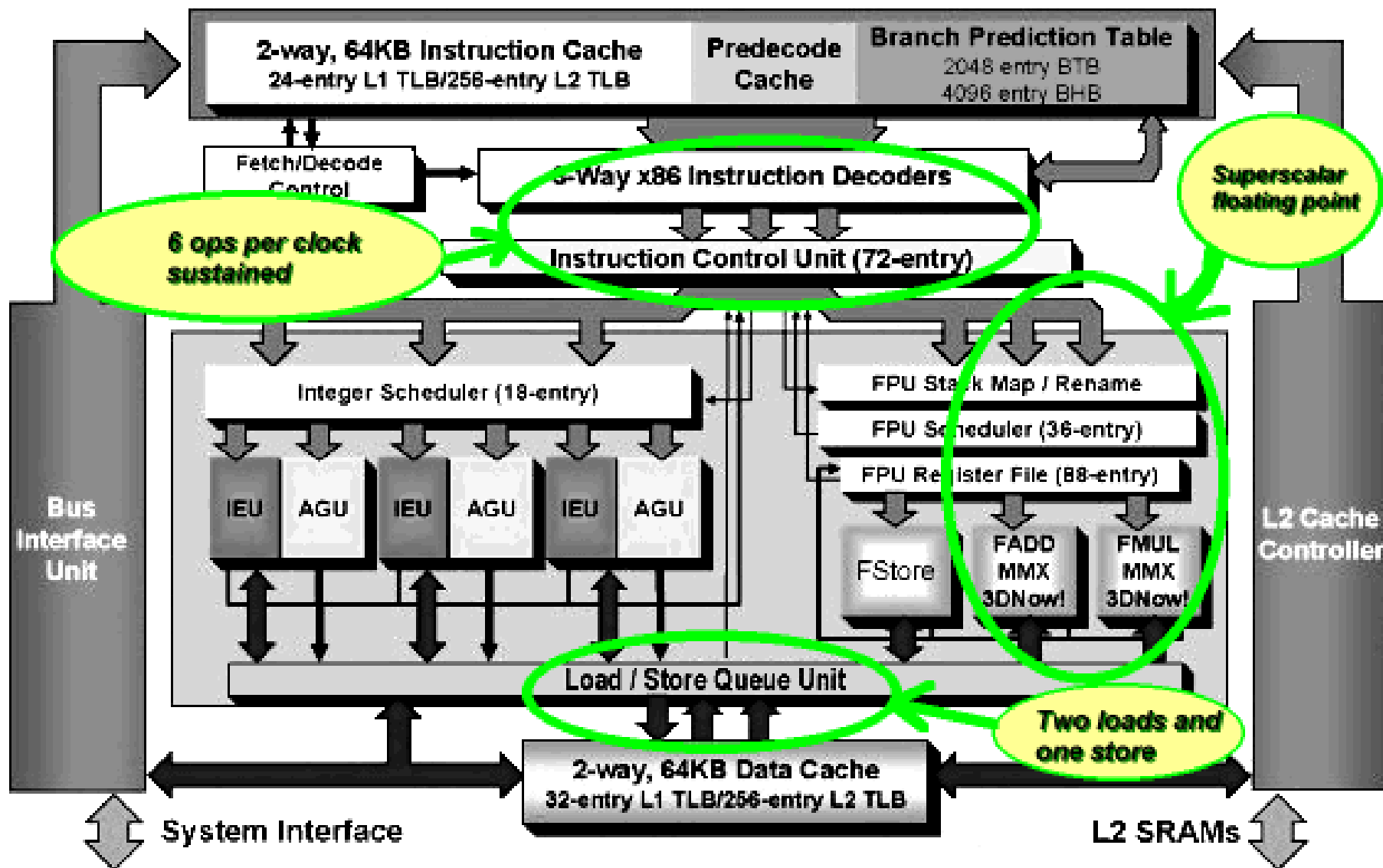
Architektúry AMD CPU



- Každá generácia priniesla nové inovácie v oblasti výkonu, efektivity a výpočtovej kapacity:
- **K7 (Athlon, 1999, 180 nm, max. 1.4 GHz)** – Prvá generácia procesorov AMD s výkonom porovnateľným s Intel Pentium III.
- **K8 (Athlon 64, 2003, 130 nm, max. 3.2 GHz)** – Zavedenie 64-bitovej architektúry AMD64.
- **K10 (Phenom, 2007, 65 nm, max. 3.7 GHz)** – Prvé natívne štvorjadrové procesory AMD.
- **Bulldozer/Piledriver (2011, 32 nm, max. 5.0 GHz s OC)** – Modulárna architektúra, ktorá priniesla vyšší paralelizmus.
- **Excavator (2015, 28 nm, max. 3.8 GHz)** – Zlepšenie efektivity, určené najmä pre mobilné zariadenia
- **Zen (Zen, Zen+, Zen 2, Zen 3, Zen 4, 2017-2022, od 14 nm po 5 nm, max. 5.7 GHz)** – Nová éra výkonných a efektívnych procesorov, ktorá posunula AMD na špičku trhu.
- **Zen 5 (2024, 4 nm/3 nm, max. 5.7 GHz)** – zameraná na vyšší výkon a efektivitu. Zavádza Ryzen 9000 sériu s podporou PCIe 5.0 a DDR5



AMD Athlon™ Processor Architectural Block Diagram



The AMD Athlon

“Zen 5” Microarchitecture Overview

2 Threads/Core

NextGen Branch Predictor

Caches

- I-Cache: 32KB, 8-way; 2x 32B fetch/cycle
- Op-Cache: 6K inst; 2x 6-wide fetch/cycle
- D-Cache: 48KB, 12-way; 4 mem ops/cycle
- L2-Cache: 1MB, 16-way

Dual I-Fetch/decode pipes, 4 inst/pipe

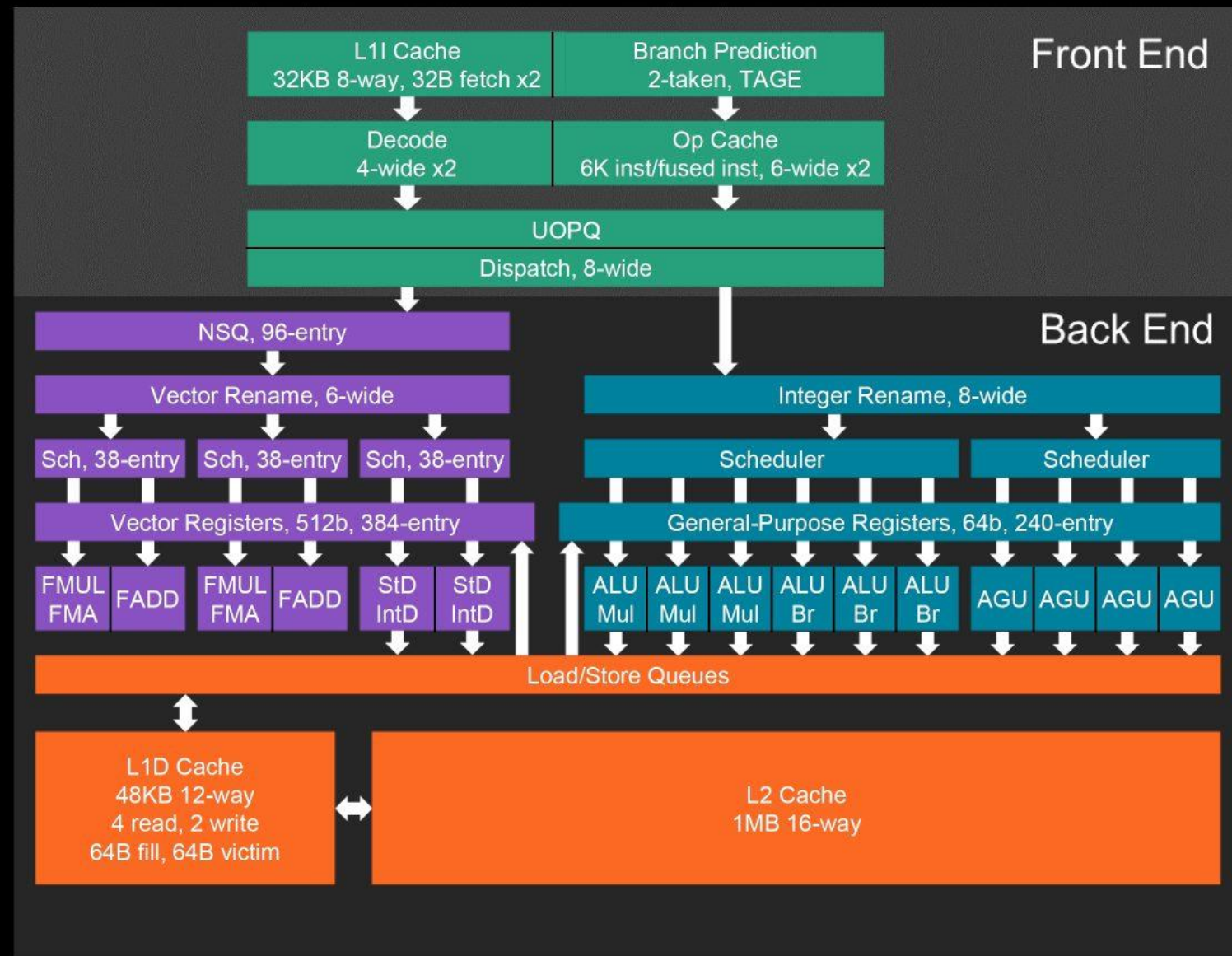
8 ops/cycle dispatched to Integer or FP

Execution capabilities

- 6 integer ALU
- 4 AGU, 4 addresses to LS per cycle
- 4 FP ops/cycle; 2cycle FADD

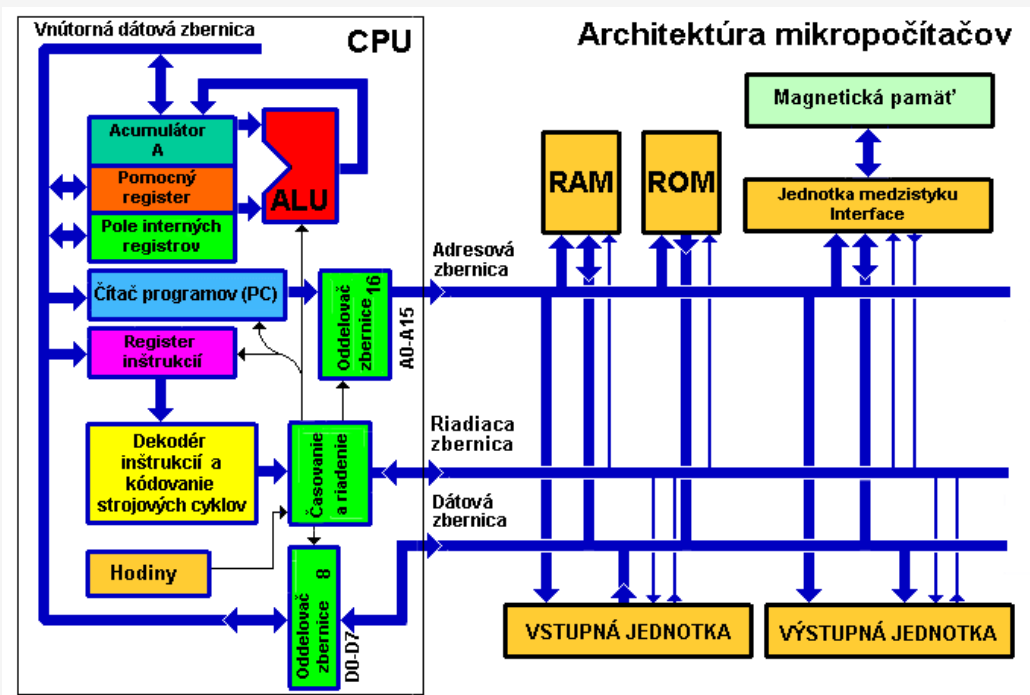
TLBs

- L1: 64entry ITLB, 96entry DTLB
- L2: 2K ITLB; 4K DTLB everything but 1G



Riadiaca jednotka

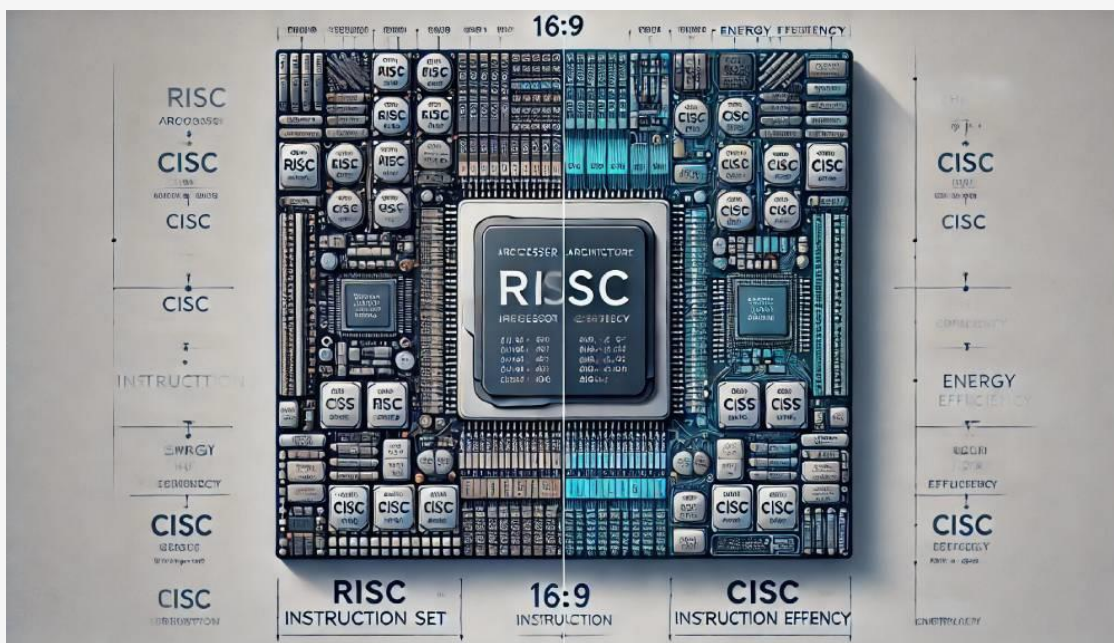
- Riadiaca jednotka spracúva inštrukcie a riadi tok dát v procesore.
- V starších procesoroch AMD bola jednoduchšia, novšie generácie (Zen) využívajú pokročilé technológie ako:
- **Micro-op cache (2 až 4K micro-ops v Zen 3)** – Umožňuje rýchlejšie vykonávanie často používaných inštrukcií.



Inštrukčné sady

- AMD podporuje rôzne inštrukčné sady:
- **x86 a x86-64 (AMD64, zavedené v 2003)** – Štandardné inštrukcie pre moderné procesory.
- **SSE (1999), AVX (2011), AVX2 (2013), AVX-512 (Zen 4, 2022)** – Rozšírenia pre vektorové výpočty.
- **FMA, AES-NI, SME, SEV** – Špecifické rozšírenia pre matematické operácie, šifrovanie a bezpečnosť.

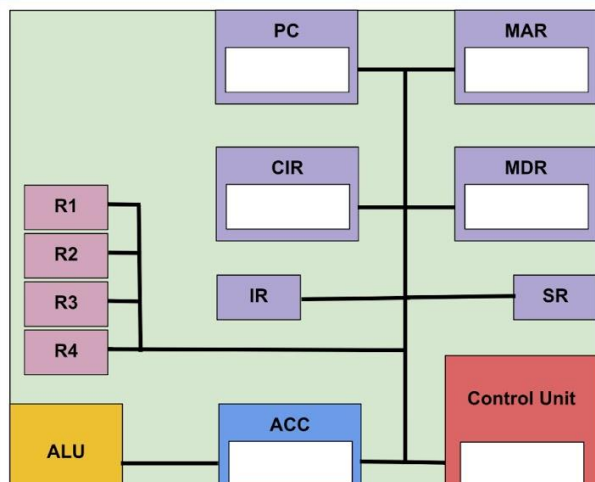
Význam inštrukčných rozšírení spočíva v optimalizácii výpočtov a lepšej efektívnosti.



Registre

- Procesory AMD disponujú viacerými typmi registrov:
- **Všeobecné registre (GPR, 16×64-bit v AMD64)** – Slúžia na základné výpočty a uchovanie dát.
- **SIMD registre (MMX - 64-bit, SSE - 128-bit, AVX - 256-bit, AVX-512 - 512-bit)** – Umožňujú paralelné spracovanie dát.
- **Špeciálne registre (CR, MSR, segmentové registre)** – Riadenie rôznych funkcií procesora.
- Novšie generácie procesorov priniesli širšie registre pre lepší výkon.

General purpose registers



General purpose registers are additional registers on the CPU that can be used for either memory address or data as and when they are needed. An example would be to store current register contents when there has been an interrupt.

Komunikácia a prepojenia

- Procesory AMD využívajú rôzne technológie na komunikáciu:
 - HyperTransport (200 MHz až do 3200 MHz) vs. FSB (66 MHz do 1600 MHz) – Rýchlejšia komunikácia v starších generáciách.
 - Infinity Fabric (2017, až 100 GB/s) – Moderná technológia na prepojenie jadier a cache pamäte.
 - PCIe 5.0 (32 GT/s) – Základná zbernica na komunikáciu s grafickými kartami a úložiskami.
 - Multi-core prepojenia (Zen 4: až 512 GB/s.) – Efektívne rozdelenie úloh medzi viaceré jadrá procesora.



Zoznam použitej literatúry

1. Advanced Micro Devices, Inc. AMD Zen Architecture. Dostupné online: <https://www.amd.com/en/technologies/zen-core>
2. Smith, J. (2022). "Microarchitecture of Modern Processors". New York: Tech Press. Dostupné online: <https://techpress.com/microarchitecture-modern-processors>
3. Anderson, P. (2021). "Instruction Sets and Performance Optimization". London: Computing Books. Dostupné online: <https://computingbooks.com/instruction-sets>
4. Brown, R. (2023). "High-Performance Computing with AMD". San Francisco: Hardware Publishers. Dostupné online: <https://hardwarepublishers.com/high-performance-amd>
5. IEEE Computer Society. (2022). "Processor Communication and Fabric Design". IEEE Transactions. Dostupné online: <https://ieeexplore.ieee.org/document/processor-communication>
6. AMD Developer Guides. Dostupné online: <https://developer.amd.com/resources/documentation-articles/developer-guides-manuals>
7. Cutress, I. (2020). **AMD Moves from Infinity Fabric to Infinity Architecture: Connecting Everything to Everything**. AnandTech. Dostupné online: <https://www.anandtech.com/show/15596/amd-moves-from-infinity-fabric-to-infinity-architecture-connecting-everything-to-everything>
8. Kanter, D. (2007). **CPU Jihad: The Evolution of Processor Architectures**. Azillion Monkeys. Dostupné online: <https://www.azillionmonkeys.com/qed/cpujihad.shtml>
9. Hexus.net. (2019). **The Architecture Behind AMD's Zen 2 Ryzen 3000 CPUs**. Hexus. Dostupné online: <https://hexus.net/tech/news/cpu/131549-the-architecture-behind-amds-zen-2-ryzen-3000-cpus/>
10. *AMD Zen 5 Core Architecture Breakdown: A New Chapter in High-Performance Computing*. Wccftch [online]. [cit. 2025-04-08]. Dostupné na: <https://wccftch.com/amd-zen-5-core-architecture-breakdown-hot-chips-new-chapter-high-performance-computing/>