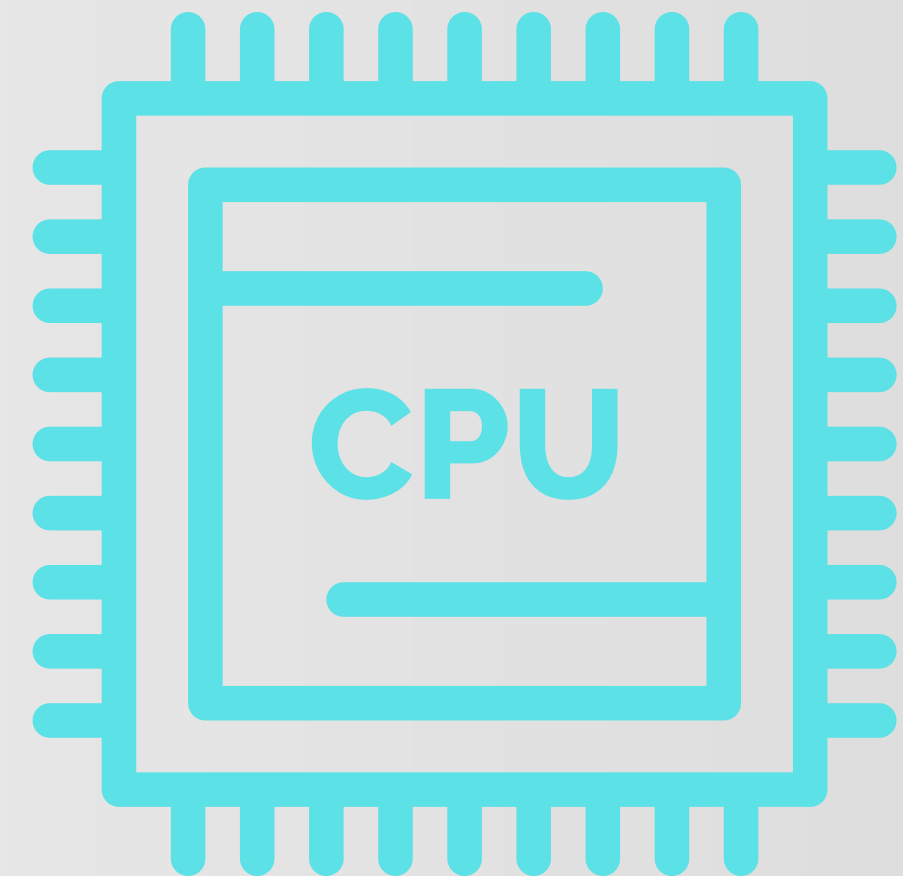


CPU

SMART ZARIADENIA

RIADIACA JEDNOTKA, INŠTRUKČNÉ SADY, REGISTRE, KOMUNIKÁCIA

KRISTÍNA JÁREBOVÁ
2. ROČNÍK – EXT.



OBSAH

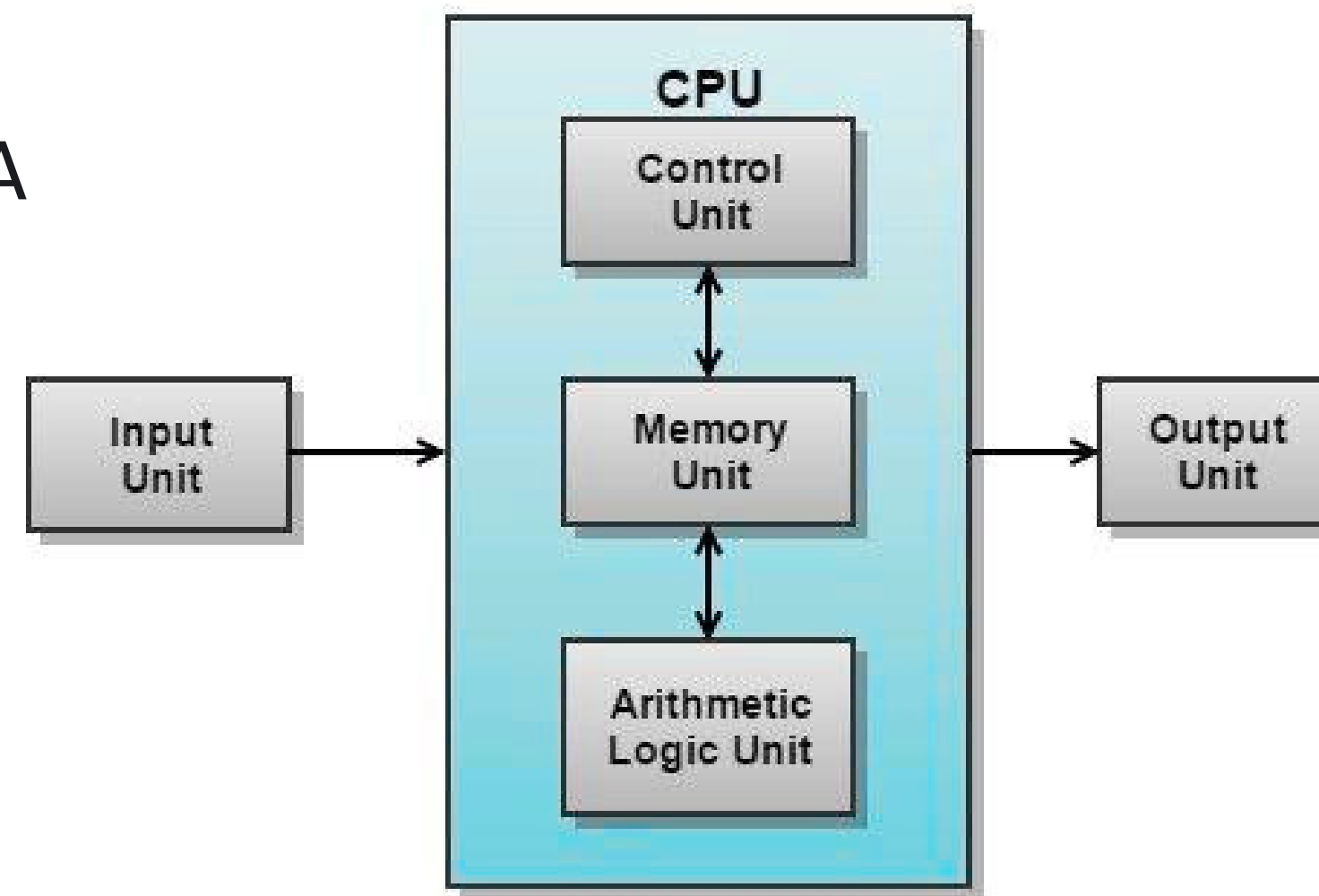
- ▶ Základy CPU a princíp fungovania
- ▶ Riadiaca jednotka
- ▶ Inštrukčné sady
- ▶ Registre
- ▶ Komunikácia CPU
- ▶ CPU v smart zariadeniach
- ▶ Historický vývoj
- ▶ Súčasnosť a budúcnosť
- ▶ Diagnostika a správa

ČO JE CPU ?

- CPU (CENTRAL PROCESSING UNIT) = „MOZOG“ ZARIADENIA
- HLAVNÁ VÝPOČTOVÁ JEDNOTKA ZARIADENIA
- VYKONÁVA PROGRAMOVÉ INŠTRUKCIE
- SPRACOVÁVA DÁTA A RIADI OSTATNÉ KOMPONENTY
- DÔRAZ NA VÝKON, SPOTREBU A INTEGRÁCIU (SOC)

ZÁKLADNÁ ARCHITEKTÚRA CPU

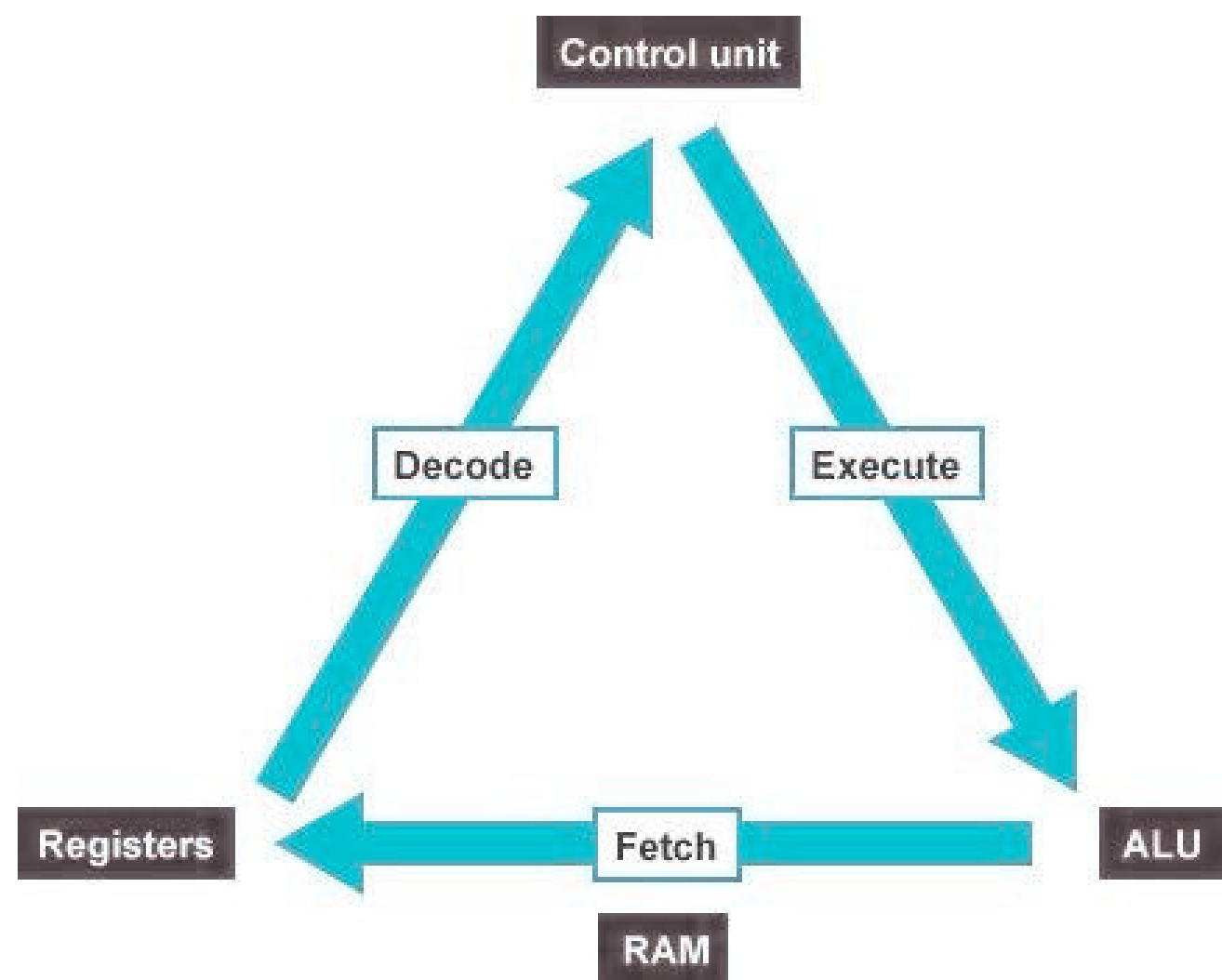
- ALU – ARITMETICKO-LOGICKÁ JEDNOTKA
- RIADIACA JEDNOTKA (CONTROL UNIT)
- REGISTRE
- CACHE PAMÄŤ



Obr. 1: Architektúra CPU

CPU = SPOLUPRÁCA VIACERÝCH KOMPONENTOV

PRINCÍP FUNGOVANIA CPU



INŠTRUKČNÝ CYKLUS:

- **FETCH** – NAČÍTANIE INŠTRUKCIE
- **DECODE** – DEKÓDOVANIE
- **EXECUTE** – VYKONANIE

OPAKUJE SA MILIARDY KRÁT ZA SEKUNDU

Obr. 2 : Inštrukčný cyklus CPU

PIPELINE A MODERNÉ SPRACOVANIE

- PIPELINE = PARALELNÉ SPRACOVANIE INŠTRUKCÍ
- SUPERSKALÁRNE CPU – VIAC INŠTRUKCÍ NARAZ
- OUT-OF-ORDER EXECUTION

HODINOVÝ SIGNÁL (CLOCK)

- URČUJE RÝCHLOST CPU
- FREKVENCIA V GHZ
- KAŽDÝ CYKLUS = VYKONANIE OPERÁCIE
- VYŠŠIA FREKVENCIA $\neq$ VŽDY VYŠŠÍ VÝKON

ČO JE CONTROL UNIT?

- SÚČASŤ CPU
- RIADI VYKONÁVANIE INŠTRUKCIÍ
- KOORDINUJE ČINNOSŤ VŠETKÝCH ČASTÍ CPU
- POSIELA RIADIACE SIGNÁLY

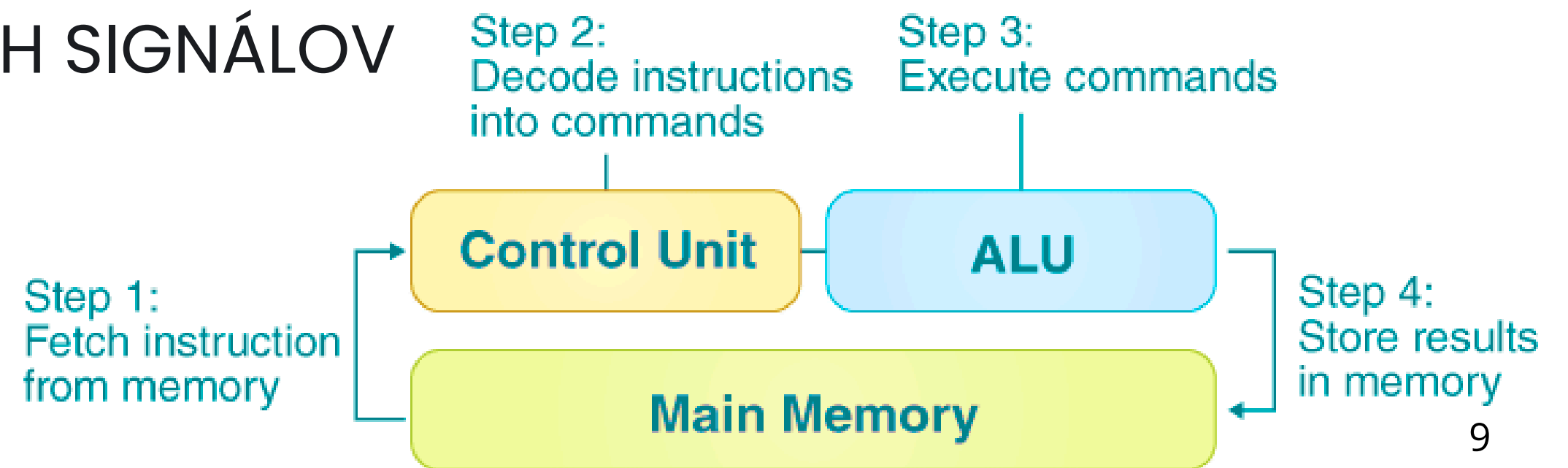
TYPY:

1. HARDWIRED – PEVNE ZAPOJENÁ LOGIKA (RÝCHLA)
2. MICROPROGRAMMED – RIADENÁ MIKROKÓDOM (FLEXIBILNÁ)

AKO RIADIACA JEDNOTKA RIADI CPU

- NAČÍTA INŠTRUKCIU Z PAMÄTE
- DEKÓDUJE INŠTRUKCIU
- URČÍ POTREBNÚ OPERÁCIU
- AKTIVUJE ALU, REGISTRE ALEBO PAMÄŤ

RIADENIE POMOCOUI RIADIACICH SIGNÁLOV



Obr. 3: Schéma inštrukčného cyklu procesora

RIADENIE TOKU PROGRAMU

- PROGRAM COUNTER (PC) – REGISTER
- SKOKOVÉ INŠTRUKCIE (JMP, CALL)
- PODMIENKY (IF, LOOP)
- VETVENIE PROGRAMU

CPU ROZHODUJE O ĎALŠOM KROKU PROGRAMU

INŠTRUKČNÁ SADA (ISA)

- ISA = INSTRUCTION SET ARCHITECTURE
- SÚBOR PRÍKAZOV PRE CPU
- URČUJE, ČO CPU DOKÁŽE VYKONAŤ
- ROZHRANIE MEDZI SOFTVÉROM A HARDVÉROM

RISC VS CISC

Vlastnosť	RISC	CISC
Typ inštrukcií	Jednoduché	Zložité
Počet inštrukcií	Viac	Menej
Dĺžka inštrukcií	Pevná	Premenlivá
Rýchlosť vykonania	Rýchla (1 cyklus)	Pomalšia (viac cyklov)
Spotreba energie	Nízka	Vyššia
Použitie	Smart zariadenia (napr. ARM)	PC, servery (napr. x86)

Tab. 1 : Porovnanie RISC a CISC architektúry

ARM VS X86

ARM

- RISC ARCHITEKTÚRA
- NÍZKA SPOTREBA ENERGIE
- SMART ZARIADENIA

X86

- CISC ARCHITEKTÚRA
- VYSOKÝ VÝKON
- PC A SERVERY

REGISTRE

ČO SÚ REGISTRE?

- MALÉ, VEĽMI RÝCHLE PAMÄTE V CPU
- UKLADAJÚ DÁTA A INŠTRUKCIE
- PRÍSTUP RÝCHLEJŠÍ NEŽ RAM
- POUŽÍVAJÚ SA POČAS VÝPOČTOV

TYPY REGISTROV

- PC (PROGRAM COUNTER) – ADRESA ĎALŠEJ INŠTRUKCIE
- IR (INSTRUCTION REGISTER) – AKTUÁLNA INŠTRUKCIA
- ACC (ACCUMULATOR) – VÝSLEDKY OPERÁCIÍ
- VŠEOBECNÉ REGISTRE (R0, R1, ...) – DÁTA

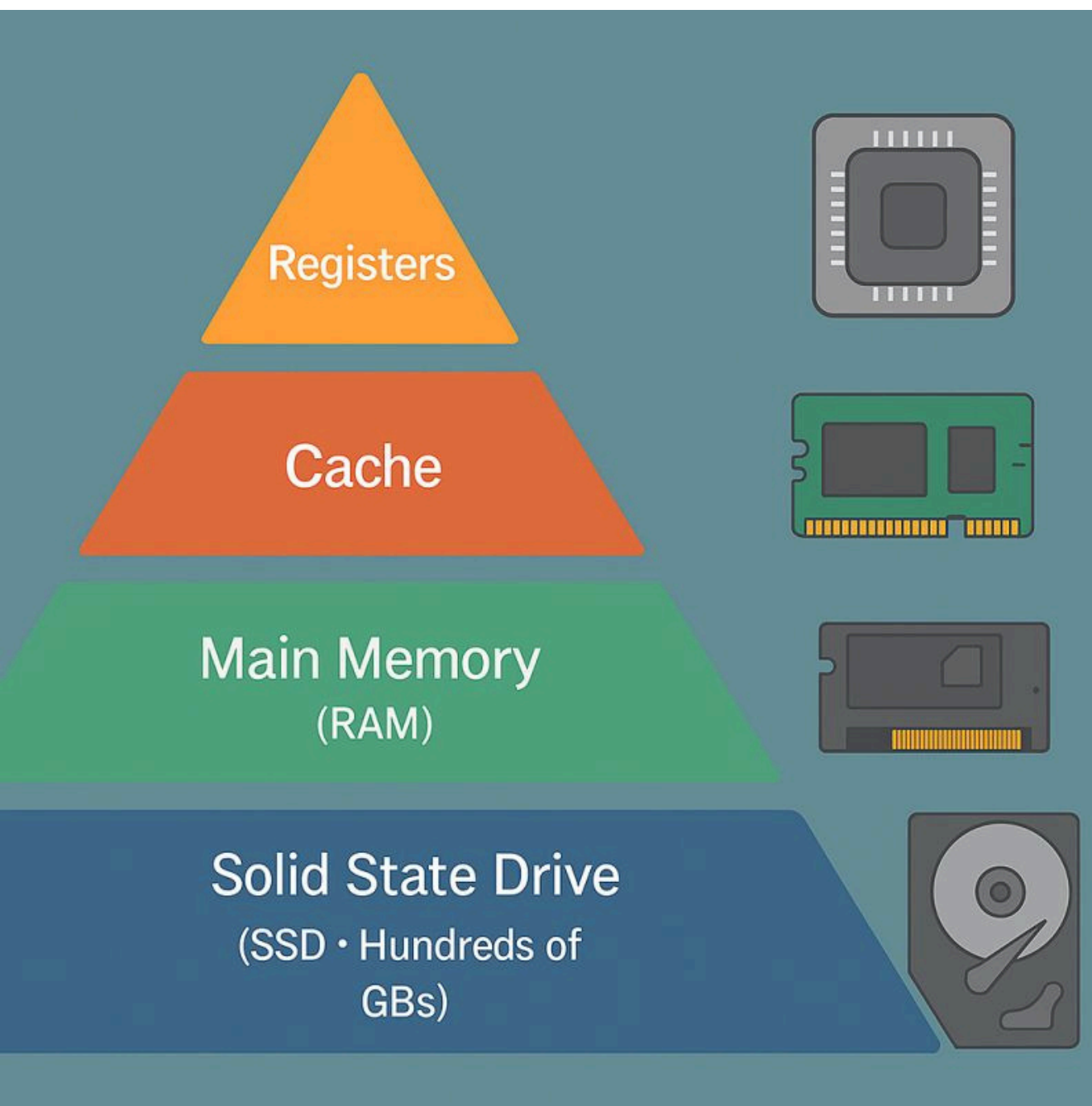


REGISTRE

VÝZNAM REGISTROV

- NAJRÝCHLEJŠIA PAMÄŤ V SYSTÉME
- ZNIŽUJÚ POTREBU PRÍSTUPU DO RAM
- ZVYŠUJÚ VÝKON CPU
- KLÚČOVÉ PRE EFEKTÍVNE SPRACOVANIE

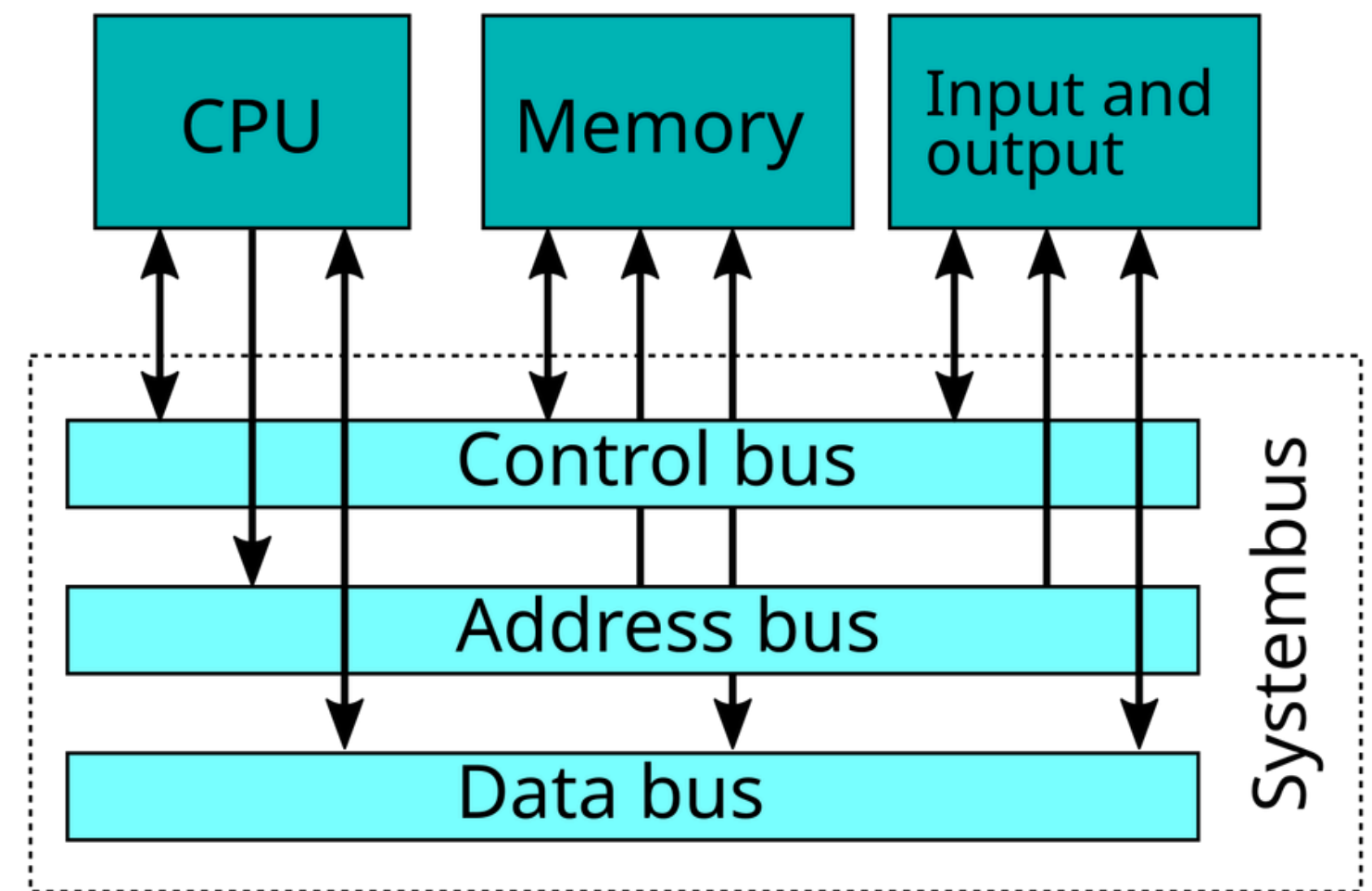
KOMUNIKÁCIA CPU A PAMÄTE



- CPU KOMUNIKUJE S RAM A CACHE
- CACHE – RÝCHLA MEDZIPAMÄŤ
- RAM – HLAVNÁ PAMÄŤ SYSTÉMU
- PRÍSTUP DO CACHE JE RÝCHLEJŠÍ NEŽ DO RAM

ZBERNICE (BUS)

- DATA BUS – PRENÁŠA DÁTA
- ADDRESS BUS – URČUJE ADRESY
- CONTROL BUS – RIADI KOMUNIKÁCIU

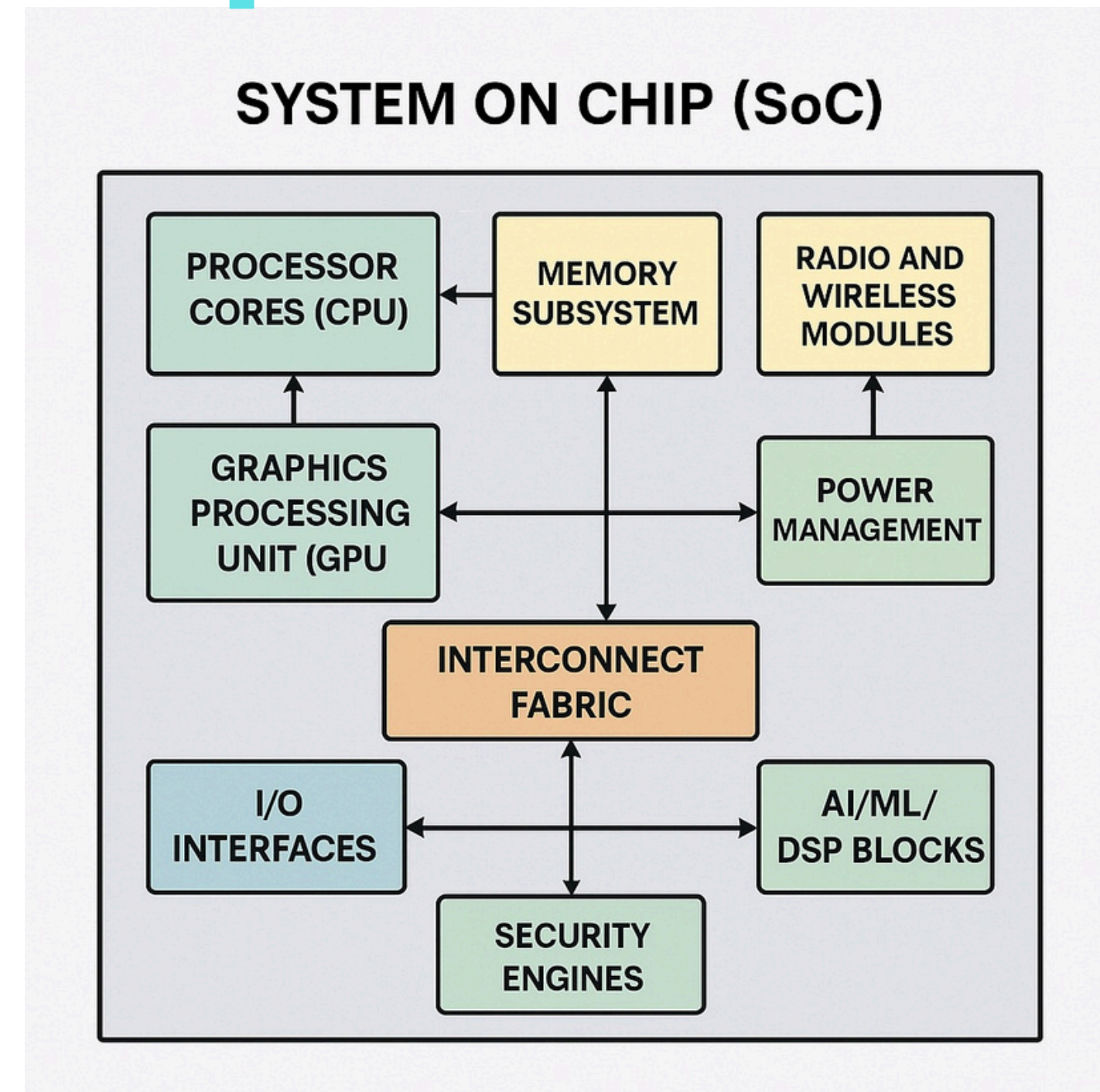


Obr. 5 : Architektúra systémovej zbernice

ZBERNICA = SPOJENIE MEDZI CPU A OSTATNÝMI KOMPONENTMI

SoC – System on Chip

- INTEGROVANÝ OBVOD
- OBSAHUJE VIAC KOMPONENTOV:
 - CPU & GPU
 - AI/ML/DSP
 - RADIO & WIRELESS
 - SECURITY ENGINES
 - POWER MANAGEMENT
- VŠETKO NA JEDNOM ČIPE



Obr. 6 : SoC – System on Chip

big.LITTLE architektúra

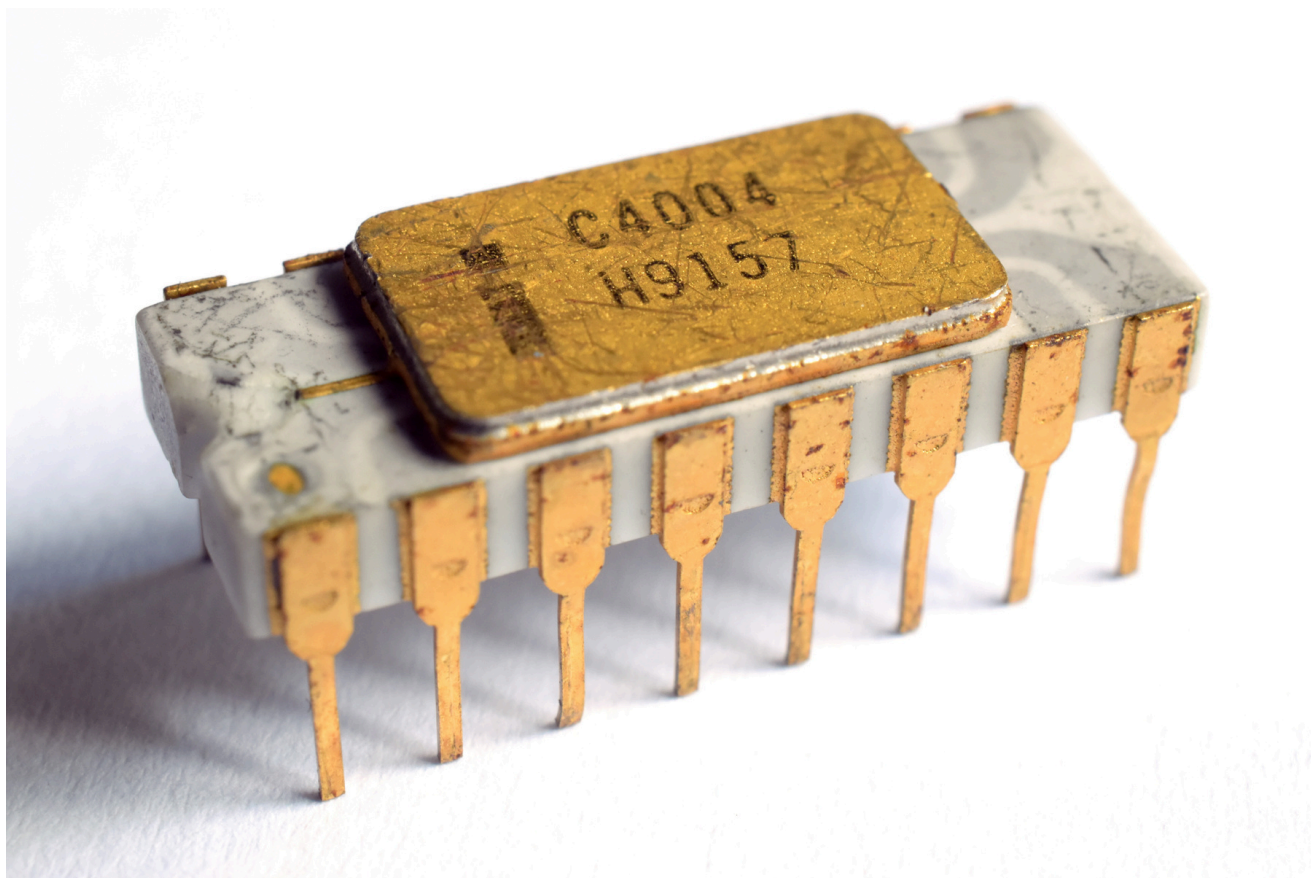
- KOMBINÁCIA RÔZNYCH JADIER:
 - „BIG” – VYSOKÝ VÝKON
 - „LITTLE” – NÍZKA SPOTREBA
- PREPÍNANIE PODĽA ZÁŤAŽE
- OPTIMALIZÁCIA VÝKONU A ENERGIE

RIADENIE VÝKONU A SPOTREBY

- DYNAMICKÉ ŠKÁLOVANIE FREKVENCIE (DVFS)
- POWER MANAGEMENT
- LOW-POWER REŽIMY
- TEPELNÉ RIADENIE (THERMAL THROTTLING)

HISTORICKÝ VÝVOJ

ZAČIATKY CPU



- 1971 – INTEL 4004 (PRVÝ MIKROPROCESOR)
- 4-BITOVÁ ARCHITEKTÚRA
- POUŽITIE: KALKULAČKY
- ZAČIATOK ÉRY MODERNÝCH PROCESOROV

Obr. 7: Intel 4004 (prvý mikroprocesor)

HISTORICKÝ VÝVOJ

VÝVOJ ARM ARCHITEKTÚRY

- 1980S – VZNIK ARM (ACORN)
- 1991 – ARM6 (32-BIT RISC)
- NÍZKA SPOTREBA ENERGIE
- ZÁKLAD PRE MOBILNÉ ZARIADENIA

CPU V SMART ZARIADENIACH

- 2007 – PRVÝ IPHONE (ARM PROCESOR)
- 2010 – APPLE A4 (VLASTNÝ ČIP)
- SNAPDRAGON – ANDROID ZARIADENIA
- RÝCHLY VÝVOJ MOBILNÝCH CPU



Obr. 8 : prvý iPhone (2007)

SÚČASNÉ CPU V SMART ZARIADENIACH

- ARM ARCHITEKTÚRA – DOMINANTNÁ
- VIACJADROVÉ PROCESORY
- VYSOKÝ VÝKON + NÍZKA SPOTREBA
- INTEGRÁCIA V SOC
- PRÍKLADY MODERNÝCH CPU:
 - APPLE A17 / M-SERIES
 - QUALCOMM SNAPDRAGON
 - SAMSUNG EXYNOS
 - MEDIATEK

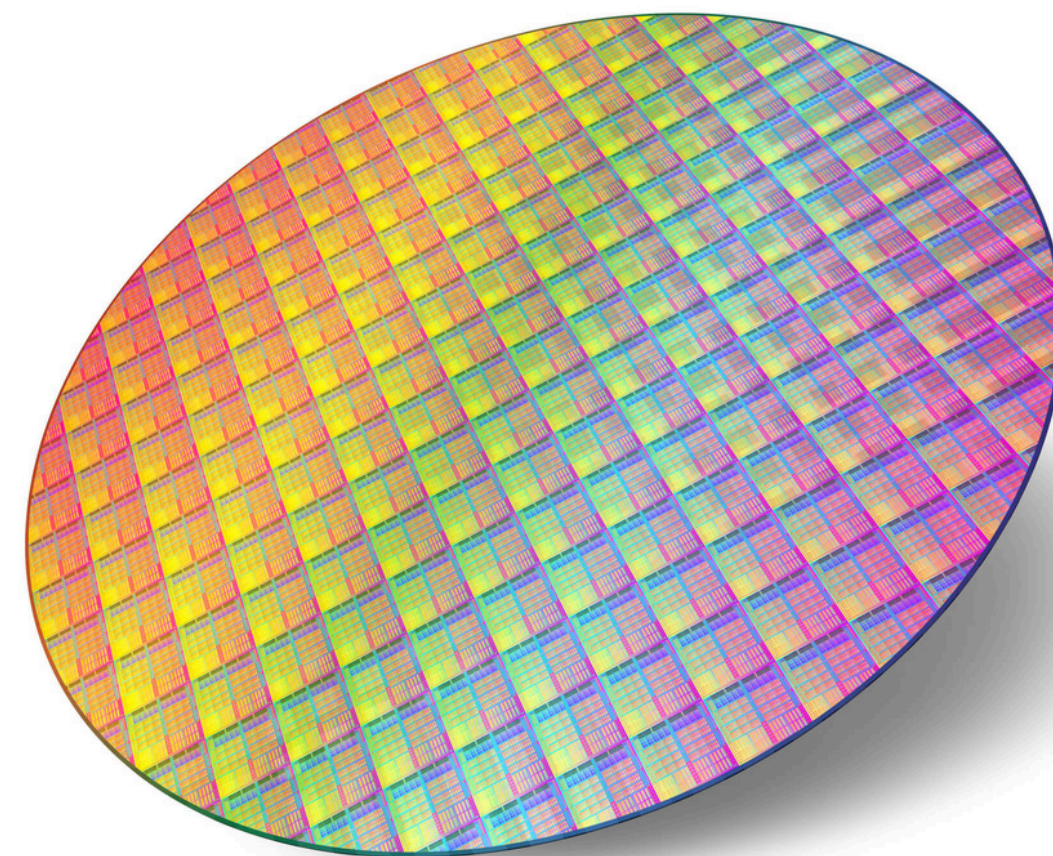
SÚČASNOSŤ A BUDÚCNOSŤ

TRENDY VO VÝVOJI CPU

- AI AKCELERÁCIA (NPU)
- EDGE COMPUTING
- MINIATURIZÁCIA (NM TECHNOLOGIE)
- HETEROGÉNNE ARCHITEKTÚRY

BUDÚCNOSŤ CPU

- VÝKONNEJŠIE A ÚSPORNEJŠIE ČIPY
- NOVÉ MATERIÁLY (GRAFÉN)
- POKROČILÁ AI INTEGRÁCIA
- MOŽNÝ NÁSTUP KVANTOVÝCH TECHNOLOGIÍ



Obr. 9: Kremíkový wafer

DIAGNOSTICKÉ NÁSTROJE CPU

- CPU-Z – INFORMÁCIE O CPU
- AIDA64 – DETAILNÁ ANALÝZA SYSTÉMU
- HWMONITOR – SLEDOVANIE TEPLÔT
- PERF, COREMARK – MERANIE VÝKONU

BIOS / FIRMWARE / BOOTLOADER

- INICIALIZÁCIA HARDVÉRU
- SPUSTENIE OPERAČNÉHO SYSTÉMU
- NASTAVENIA CPU (FREKVENCIA, NAPÄTIE)
- V SMART ZARIADENIACH: BOOTLOADER

TESTOVANIE A MOŽNÉ POŠKODENIA

CPU

TESTOVANIE

- STRESS TESTY (PRIME95, STRESS-NG)
- BENCHMARKY (CINEBENCH)
- DLHODOBÁ ZÁŤAŽ CPU
- OVERENIE STABILITY SYSTÉMU

MOŽNÉ POŠKODENIA

- PREHRIATIE (OVERHEATING)
- NESTABILITA SYSTÉMU
- POŠKODENIE NAPÁJANIA
- ZNÍŽENIE VÝKONU (THROTTLING)

ZDROJE

- ARM Developer. ARM Architecture Fundamentals. [online]. 2024. Dostupné z: <https://developer.arm.com/documentation/102378/0201>
- QUALCOMM. Snapdragon 8 Elite Mobile Platform Overview. [online]. 2024. Dostupné z: <https://www.qualcomm.com/products/mobile/snapdragon/smartphones/snapdragon-8-series/snapdragon-8-elite-mobile-platform>
- ANDROID DEVELOPERS. Understand the System on a Chip (SoC). [online]. 2025. Dostupné z: <https://developer.android.com/guide/topics/manifest/uses-feature-element>
- WIKICHIP. ARMv9 Architecture. [online]. 2024. Dostupné z: <https://en.wikichip.org/wiki/arm/armv9>
- GURU3D. Processor Architecture: How a CPU works. [online]. 2023. Dostupné z: <https://www.guru3d.com/articles-pages/cpu-architecture-explained.html>
- APPLE. Apple Silicon: Overview of A-series and M-series. [online]. 2024. Dostupné z: <https://www.apple.com/newsroom/>

ĎĀKIJEM ZA POZORNOST !